

Orsay, le 4 septembre 2008

Séminaires de l'IDRIS

NANOÉLECTRONIQUE, NANOTECHNOLOGIES :
IMPACT SUR LE LOGICIEL ET LES ARCHITECTURES

Jeudi 25 septembre 2008 (10h30-12h)

Hervé FANET

Laboratoire d'électronique et de technologie de l'information (LETI), CEA

La miniaturisation extrême du transistor MOS conduit à des changements significatifs dans les architectures des processeurs et des mémoires.

De plus de nouveaux composants sont proposés dans les laboratoires de physique pour remplacer le transistor MOS. Toutes ces évolutions peuvent amener à reconsidérer les méthodes actuelles de traitement de l'information (matériel et logiciel).

Ces différents points seront abordés dans la conférence.

Hervé Fanet est ingénieur de recherche au Laboratoire d'électronique et de technologie de l'information (LETI), CEA, Grenoble. Il est en charge de coopérations scientifiques et d'actions de formation au sein du pôle MINATEC (micro et nanotechnologies).

Il est également l'auteur du livre *Micro et nano-électronique*, Dunod, 2006.

L'accès à ce séminaire est libre mais l'enregistrement est obligatoire à l'adresse
<http://www.idris.fr:data/seminaires>